

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) Int. Cl.⁷

H02M 3/10

(45) 공고일자 2001년01월15일

(11) 등록번호 10-0278096

(24) 등록일자 2000년10월16일

(21) 출원번호 10-1997-0032006

(65) 공개번호 특1999-0009570

(22) 출원일자 1997년07월10일

(43) 공개일자 1999년02월05일

(73) 특허권자 한국과학기술원 윤덕용
대전광역시 유성구 구성동 373-1

(72) 발명자 정남섭
강원도 원주시 소초면 장암리 792-1 영진아파트103동 701호
조규형
대전광역시 유성구 가정동 237번지 한국과학기술원아파트 115동 401호

(74) 대리인 이원희

심사관 : 박재훈

(54) 혼합형 레귤레이터

요약

본 발명은 시리즈 레귤레이터와 스위칭 레귤레이터를 소정 양식으로 상호 접속한 혼합형 레귤레이터에 관한 것으로서, 상세하게는 부하(40)가 필요로 하는 전류(I_L)의 대부분을 평활 특성은 나쁘지만 전력변환 효율이 좋은 스위칭 레귤레이터(20, 종속 전류원으로서)로부터 공급되도록 하고; 부가되는 감지 수단(30)은 부하에 전류가 공급되는 경우에 이를 신속히 감지하여, 평활 특성은 좋으나 전력변환 효율이 나쁜 시리즈 레귤레이터(10, 독립 전압원으로서)가 작은 양의 리플 전류만을 공급 또는 흡수하도록 함에 본 발명의 특징이 있으며, 그리하여 고효율을 달성함과 동시에 우수한 평활 특성이 보장되는 효과가 있다.

대표도

도3

명세서

도면의 간단한 설명

제1도는 종래의 일반적인 시리즈 레귤레이터의 회로 구성 예시도.

제2도는 종래의 일반적인 스위칭 레귤레이터의 회로 구성 예시도.

제3도는 본 발명에 따른 일 예의 혼합형 레귤레이터의 회로도.

도 4a 내지 도 4d는 본 발명에 따른 혼합형 레귤레이터의 출력 파형의 측정도.

도 4a와 도 5b는 본 발명의 부하변동시 출력 평활 능력을 측정한 파형도.

<도면의 주요부분에 대한 부호의 설명>

- | | |
|----------------|----------------|
| 10 : 시리즈 레귤레이터 | 11 : 기준전압 생성회로 |
| 12 : 베이스 드라이버 | 13 : 출력단 |
| 14 : 부캐환 수단 | 20 : 스위칭 레귤레이터 |
| 21 : 비교기 수단 | 22 : 게이트 드라이버 |
| 23 : 출력단 회로 | 24 : 평활 회로 |
| 30 : 감지 수단 | 40 : 부하(load) |
| U1 : 연산 증폭기 | U2 : 비교기 |

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 스위칭 레귤레이터와 시리즈 레귤레이터를 상호 접속시킨 레귤레이터에 관한 것으로 특히, 부하 변동이 있는 경우에도 리플현상이 없는 우수한 평활 능력을 갖는 시리즈 레귤레이터의 장점과 그 효율성을 갖는 스위칭 레귤레이터의 장점을 취하여 구현한 혼합형 레귤레이터에 관한 것이다.

최근 그린라운드의 도래와 더불어 전자 전기 기기에 있어서도, 사용되는 에너지의 절대적인 양을 줄이려는 노력과 함께 에너지의 효율을 제고함으로써 그 손실을 최소화시키려는 노력이 진행중이다.

한편, 세상에 현존하는 모든 전자장치, 전기기기, 가전제품 및 각종의 산업전자 제품들에 있어서, 이들 장치들이 정상 동작을 수행하기 위해서는 반드시 안정적인 전원장치(전력변환장치)가 필요하다. 대부분의 전자회로가 탑재된 기기들에서는 통상 +5V DC, +12V DC 및 +15V DC 등의 안정화 직류 전원이 사용되고 있다.

그리고, IC, 트랜지스터, 램프 등의 전자 부품에서는 최대 허용 전압이 명기되어 있다. 최대 허용 전압을 넘게 전압이 공급되면 부품이 파손되거나 수명이 급격히 단축되는 문제가 초래된다. 또한, 연산 증폭기 혹은 비교기 등을 이용하여 작은 크기의 신호를 증폭하거나 비교를 행하는 경우, 외부에서 전압을 공급하는 전원장치의 전압변동이 생기면, 이 전압변동의 영향이 회로 동작에 영향을 주어 정밀도가 떨어지거나 안정성이 흐트러질 수가 있다. 따라서, 전자 장치의 고정밀화와 더불어 안정화 직류 전원의 중요성은 더욱 심화되고 있다.

일반적으로, 레귤레이터(regulator)란 입력이나 출력부하의 변화에 관계없이 출력의 전압이나 전류를 강하게 그리고 일정하게 유지시켜 주는 장치를 칭하는데, 현재 주로 사용되고 있는 레귤레이터는 크게 스위칭(switching) 레귤레이터와 시리즈(series) 레귤레이터로 구분된다. 전력변환 시에 출력전압의 평활 특성에 대한 인정도(즉, 낮은 리플 전압)를 중시하는 경우에는 시리즈 레귤레이터를, 소형 및 고효율화를 목적으로 하는 경우에는 스위칭 레귤레이터를 사용한다.

상기 시리즈 레귤레이터의 일 예를 첨부한 도 1에 나타내고 있다. 시리즈 레귤레이터는 리니어(linear) 레귤레이터 또는 드로퍼(dropper) 레귤레이터라고 칭하기도 하는데, 그 특징으로는 출력전압이 안정하다는 장점이 있는 반면에 전력변환 효율은 나쁘다는 단점이 있다. 그래서, 특히 좋은 전압 안정도를 필요로 하거나, 작은 전력을 취급하는 데에 적합하다. 시리즈 레귤레이터에서는, 전력이 공급되는 주요 경로상에 지연요소(예를들어, 직렬 결선된 인덕터 혹은 병렬결선된 캐패시터)가 없는 상태에서 전압피드백(voltage series feedback)에 의하여 제어되므로, 평활능력(혹은 동특성: dynamics)이 우수하다.

그러나, 도 1에 도시된 바와 같이, 상기 시리즈 레귤레이터는 외부 공급전압(V_{dd})과 출력전압(V_o), 저항 R_4 전압 간의 '차이 전압'이 출력 트랜지스터(Q1)의 콜렉터(collector)와 에미터(emitter) 사이에 걸리는 상태에서, 부하저항(R_4)이 필요로 하는 전류와 동일한 크기의 전류가 콜렉터를 경유하여 에미터로부터 공급되기 때문에 전력 변환 효율이 나쁘다.

이 경우에, 상기 부하저항(R_4)에서 사용되는 전력은 아래의 수학적 1과 같으며, 출력 트랜지스터(Q1)에서 손실되는 손실전력은 수학적 2와 같다.

$$P_{R_4} = V_{R_4} \times I_{R_4}$$

$$P_{Q1} = V_{CE} \times I_C$$

따라서, 수학적 2에 의해 출력 트랜지스터(Q1)에서 발생하는 전력의 손실을 절감하기 위해서는 출력 트랜지스터(Q1)의 콜렉터-에미터 간의 전압(V_{ce})과 콜렉터전류(I_c)를 각각 줄이거나 혹은 동시에 줄여야한다.

이때, 수학적 1과 수학적 2의 관계에서 부하저항(R_4)을 흐르는 전류(I_{R_4})와 콜렉터 전류(I_c)는 거의 동일한 값을 갖고 있으며, 부하저항(R_4)에 걸리는 전압(V_{R_4})과 콜렉터 에미터간 전압(V_{ce})의 합은 외부 인가전압(V_{dd})과 같으므로, 여타의 부품에서 발생하는 전력 손실이 무시된다고 가정하면, 전력변환효율은 근사적으로 아래의 수학적 3과 같이 정리할 수 있다.

$$\eta = \frac{P_{R_4}}{P_{Total}} \approx \frac{P_{R_4}}{P_{R_4} + P_{Q1}} = \frac{V_{R_4}}{V_{dd}}$$

이때, 상기 수학적 3에서 η 는 전력 변환율을 나타내고, P_{Total} 은 시리즈 레귤레이터 전체의 소비전력을 나타낸다.

따라서, 일 예로서 외부 인가전압(V_{dd})가 +12V이고, 이 전압을 이용하여 TTL IC를 구동하기 위한 +5V전압을 생성시키고자 하는 경우를 가정하면, 외부 인가전압과 출력전압과의 차이 전압인 +7V DC는 출력 트랜지스

터의 콜렉터 단자와 에미터 단자 사이에 걸리게 되고, 이 때의 전력 변환율은 42% 정도가 된다.

물론, 수학적 3에서 보는 바와 같이 효율을 높이려고 한다면, V_{ce} 전압은 낮추고 V_{be} 전압은 높이면 된다. 그러나, 일반적으로 외부 인가전압이나 출력 전압의 선택폭은 한정적이므로, 효율을 임의로 저장하는 데는 한계성이 존재한다.

그리고, 전력변환 과정 중에 발생하는 전력손실은 모두 열로 변환되기 때문에 출력 트랜지스터(Q1)의 사용 허용온도의 초과를 방지하기 위해서는 커다란 방열판을 부가해야 하므로, 부피가 커지게 되는 단점이 있다. 결국 시리즈 레귤레이터는 통상 20W 이상의 큰 출력을 필요로 하는 경우에서의 전원부로서 사용되기 는 곤란하다.

한편, 상기 스위칭 레귤레이터는, 첨부한 도 2에 도시된 바와 같이, 전술한 시리즈 레귤레이터의 구조와 상호 유사하다. 단, 시리즈 레귤레이터에서는 제어 소자로서 연산 증폭기(U1)가 사용되고 있는 것에 비해 스위칭 레귤레이터에서는 비교기(U2)가 사용되는 점과, R1과 R4 사이에 평활 회로가 삽입되어 있는 점이다. 다시 말하면, 시리즈 레귤레이터는 선형 제어를 하고 반면에, 스위칭 레귤레이터는 스위칭 제어 (switching control)를 한다. 따라서, 전자는 출력 리플이 없지만, 후자는 스위칭 리플이 존재하게 된다.

도 2의 스위칭 레귤레이터에서는, 출력전압(R4의 전압)이 부재한 저항(R2, R3)으로 센싱된 후, 비교기(U2)에서 비교가 수행되므로 상기 비교기(U2)의 출력은 하이(high) 또는 로우(low) 상태가 된다. 따라서, 출력 트랜지스터(Q6)는 온(on) 또는 오프(off)의 스위칭 동작을 하게되므로, 인덕터(L1)에는 하이(즉, V_{ce}) 혹은 로우(즉, 영)의 펄스 파형이 걸린다. 정상상태에서 이 펄스파형은 상기 평활 회로의 인덕터(L1)와 커패시터(C1)에 의해서 평활된다. 커패시터(C1)의 전압을 살펴보면, 평균전압값은 평활파의 평균전압값이 되고, 이에 스위칭 리플이 실려있는 파형이 된다.

상기와 같은 동작 특성에 따라 발생하는 출력 전압의 리플은 크게 나누어, 스위칭에 의한 스위칭 리플과, 부하변동에 따른 부하변동 리플로 나눌 수 있다. 전자의 스위칭 리플을 줄이려면 스위칭 주파수를 높이면 되지만, 그에 따라서 스위칭 손실(loss)이 증가하여 전력변환효율이 저하된다. 또한, 결과적으로 속도가 빠른 부품을 사용해야 하기 때문에 제조원가의 부담도 증가하는 문제점이 발생한다.

후자의 부하변동 리플을 줄이기 위해서는 상기 평활회로의 인덕터와 커패시터의 값을 크게 하여 평활 성능을 향상시키면 된다. 그러나, 이와 같은 방안도 인덕터와 커패시터의 부피가 커지는 문제점과 더불어 가격도 상승하게 되는 문제점이 야기된다.

이상에서 살펴본 바와 같이 스위칭 레귤레이터는 전력변환 효율이 높기 때문에 전력손실이 작으며, 부피도 작은 장점이 있어, 그린리본 시대에 부합한다. 그러나, 출력전압에 스위칭 리플이 존재하며, 또 부하변동에 대응하는 능력이 약하다는 단점도 갖는다.

상술한 바와 같이, 현재까지 개발된 모든 시리즈 레귤레이터와 스위칭 레귤레이터의 동작특성에 따른 장단점을 정리하면 아래의 표 1과 같이, 상호 간의 장단점을 상호 반대로 가지고 있다.

[표 1]

구분	장점	단점
시리즈 레귤레이터	· 평활 특성이 좋아 리플현상이 없음. · 부하 변동에 강함.	· 전력변환효율이 나쁨. · 방열판(부피)이 크다.
스위칭 레귤레이터	· 전력변환효율이 좋음. · 방열판이 작다.	· 평활 특성이 낮아 리플현상이 있음. · 부하 변동에 약함.

발명이 이루고자 하는 기술적 과제

상기와 같은 시리즈 레귤레이터와 스위칭 레귤레이터의 문제점을 해소하기 위한 본 발명은, 부하변동이 있는 경우에 리플현상이 없는 우수한 평활능력을 갖는 시리즈 레귤레이터와 고 효율성을 갖는 스위칭 레귤레이터의 장점만을 취하여 구현한 혼합형 레귤레이터를 제공하는 데에 그 목적이 있다.

발명의 구성 및 작용

상기의 목적을 달성하기 위한 본 발명의 제1 특징에 따르면, 독립 전압원으로서의 시리즈 레귤레이터(10)와, 종속 전류원으로서의 스위칭 레귤레이터(20)를 부하(40)에 상호 병렬로 접속하고 있는 혼합형 레귤레이터에 있어서: 상기 스위칭 레귤레이터(20)에 의해 높은 전력변환효율로 많은 전류(i_q)가 공급될 때에 그 리플이 없도록 상기 시리즈 레귤레이터(10)에 의해 소정의 작은 전류(i_a)가 공급되거나 또는 흡수되도록 하여: 상기 시리즈 레귤레이터(10)가 동작 상태에 따라 공급하거나 또는 흡수하는 작은 전류(i_a)를 감지하여: 상기 스위칭 레귤레이터(20)로 하여금 큰 전류(i_d)를 공급하도록 하기 위한 감지전압을 생성하기 위해 상기 시리즈 레귤레이터(10)의 출력단과 부하(40) 사이에 연결되는 센싱 저항(RC)으로 이루어지는 감

지 수단(30)을 구비하며: 상기 시리즈 레귤레이터(10)는, 외부 정전압을 상기 감지 수단(30)측에 공급하거나 상기 감지 수단으로부터의 전압을 정지로 도통시키는 출력단(13)과, 부하(40)측에 접속하는 전압을 입력받아서 전체 시스템의 이득을 결정하도록 분압하여 출력하는 부재한 수단(14)과, 외부로부터 유입되는 정전압을 분압하여 기준전압(Vref)을 생성하는 기준전압 생성수단(11)과, 상기 기준전압 생성수단(11)의 출력전압과 상기 부재한 수단(14)의 출력전압을 입력받는 연산 증폭기(U1)와, 상기 연산 증폭기(U1)의 출력전압을 입력받아서 상기 출력단(13)의 동작을 제어하는 베이스 드라이버(12)로 구성되며: 상기 출력단(13)은 p형(NPN) 트랜지스터(Q1)와 n형(PNP) 트랜지스터(Qa)로 이루어지며, 상기 p형 트랜지스터(Q1)는 그 베이스 단자로는 상기 베이스 드라이버(12)의 출력전압을 입력받고, 그 컬렉터 단자에는 외부 정전압과 그 에미터 단자에는 상기 감지 수단(30)을 연결하며, 상기 n형 트랜지스터(Qa)는 그 베이스 단자에는 상기 베이스 드라이버(12)의 출력전압을 입력받고, 그 에미터 단자에는 상기 감지수단(30)을 연결하고 그 컬렉터 단자에는 접지되어 있는 혼합형 레귤레이터를 제공한다.

또한, 상기기의 목적을 달성하기 위한 본 발명의 제2 특징에 따르면, 독립 전압원으로서의 시리즈 레귤레이터(10)와, 종속 전류원으로서의 스위칭 레귤레이터(20)를 부하(40)에 상호 병렬로 접속하고 있는 혼합형 레귤레이터에 있어서: 상기 스위칭 레귤레이터(20)에 의해 높은 전력변환효율을 많은 전류(i_a)가 공급될 때에 그 리플이 없도록 상기 시리즈 레귤레이터(10)에 의해 소정의 작은 전류(i_a)가 공급되거나 또는 흡수되도록 하며: 상기 시리즈 레귤레이터(10)가 동작 상태에 따라 공급하거나 또는 흡수하는 작은 전류(i_a)를 감지하여서 상기 스위칭 레귤레이터(20)로 하여금 큰 전류(i_d)를 공급하도록 하기 위한 감지전압을 생성하기 위해 상기 시리즈 레귤레이터(10)의 출력단과 부하(40) 사이에 연결되는 센싱 저항(RC)으로 이루어지는 감지 수단(30)을 구비하며: 상기 스위칭 레귤레이터(20)는 상기 감지 수단(30)의 일단에 걸리는 전압을 입력받는 비교기(U2)를 포함하는 비교기 수단(21)과, 상기 비교기 수단(21)에서 출력되는 전압을 입력받는 게이트 드라이버(22)와, 상기 게이트 드라이버(22)의 출력전압을 제어전압으로 입력받아서 외부 정전압 전류의 공급을 스위칭하는 출력단 회로(23)와, 상기 출력단 회로(23)에서 출력되는 전류를 평활화하여 부하(40)측에 공급하는 평활회로(24)로 구성되며: 상기 평활회로(24)는 10 마이크로-헨리(μ H) ~ 1000 μ H의 범위의 인덕터(L1)를 포함하여 구성되며, 상기 인덕터(L1)의 일단에는 상기 출력단 회로(23)의 출력단이 연결되고 그 타단에는 상기 부하(40)측이 연결되는 혼합형 레귤레이터를 제공한다.

결국, 본 발명은 독립 전압원으로서의 시리즈 레귤레이터와, 종속 전류원으로서의 스위칭 레귤레이터를 소정 양대로 상호 접속하여: 상기 스위칭 레귤레이터에 의해 높은 전력변환효율을 많은 전류가 공급될 때에 리플 현상이 없도록 하고, 상기 시리즈 레귤레이터에 의해 소정의 작은 전류가 공급되거나 또는 흡수되도록 하는 데 그 특징이 있다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 일 실시예를 설명하면 다음과 같다.

도 3은 본 발명에 따른 일 예의 혼합형 레귤레이터의 회로도로서, 개념상 크게 4 블록 즉, 독립 전압원(independent voltage source)인 시리즈 레귤레이터(10)와, 종속 전류원(dependent current source)인 스위칭 레귤레이터(20)와, 상기 시리즈 레귤레이터(10)로부터 출력된 작은 전류(i_a)를 감지하여 상기 스위칭 레귤레이터(20)로 하여금 큰 전류(i_d)를 공급하도록 하기 위한 감지전압을 검출·출력하는 감지 수단(30), 그리고 부하(40)로 구성된다.

본 발명에서의 상기 시리즈 레귤레이터(10)은, 외부 공급전압(V_{in})과 접지 사이에 직렬 연결된 저항(R1, R5)에 의하여 분압된 전압인 기준 전압(V_{ref})을 생성하는 기준전압 생성수단(11)과: 상기 기준전압 생성수단(11)의 출력전압과 부재한 전압을 입력받는 연산 증폭기(U1)와, 2 개의 트랜지스터(Q2, Q3)로 이루어지고, 상기 연산 증폭기의 출력전압을 입력받는 베이스 드라이버(12)와: 외부 정전압을 상기 감지 수단(30)측에 공급하기 위한 트랜지스터(Q1)와, 상기 감지 수단(30)으로부터의 전압을 정지로 도통시키기 위한 트랜지스터(Q_a)로 이루어진 출력단(13)과: 전체 시스템의 이득을 결정하기 위해 2 개의 저항(R2, R3)으로 이루어진 부재한 수단(14)으로 구성되어 있다.

본 발명에서의 상기 스위칭 레귤레이터(20)은, 상기 감지 수단(30)의 일단에 걸리는 전압을 입력받는 비교기(U2)와, 커패시터(C2)와, 오픈 저항(R6)으로 이루어진 비교기 수단(21)과: 2 개의 트랜지스터(Q4, Q5)로 이루어져, 상기 비교기 수단에 출력되는 전압을 입력받는 게이트 드라이버(22)와: MOS FET(Metal Oxide Semiconductor Field Effect Transistor, Q_a)와 2 개의 저항(R7, R8)으로 이루어져, 상기 게이트 드라이버의 출력전압을 제어전압으로 입력받는 출력단 회로(23)와: 2개의 상기 출력단 회로에서 출력되는 전류를 평활하기 위하여 인덕터(L1)와 커패시터(C1)와 다이오드(D1)으로 이루어진 평활회로(24)로 구성되어 있다.

본 발명에서의 상기 감지 수단(30)은, 상기 시리즈 레귤레이터(10)의 출력단(13)과 부하(40 즉, R4) 사이에 연결되는 센싱 저항(R_s)으로 간단히 구현되어, 공급되거나 흡수되는 전류(i_a)를 감지하여 전압으로 변환한다.

덧붙여, 전술한 시리즈 레귤레이터(10)에서의 기준전압 생성수단(11)은, 상기한 저항에 의한 분배법칙의 응용이외에도, 제너 다이오드나 혹은 기타의 수단으로 기준 전압을 생성할 수 있음은 당업자라면 쉽게 응용할 수 있다.

한편, 본 발명에서 적용되고 있는 상기 시리즈 레귤레이터(10)가 기존의 시리즈 레귤레이터와 비교할 때에 각별히 다른 점은, 전류(i_a)를 흡수할 수 있도록 트랜지스터(Q_a)가 부가된 점이다. 즉, 도 1의 종래 시리즈 레귤레이터의 출력단은 NPN 트랜지스터(Q1) 1 개만을 사용하였는데 반하여, 본 발명에서는 출력단(13)에 기존의 NPN 트랜지스터(Q1)에 PNP 트랜지스터(Qa)를 병설하고 있다.

그 이유는 기존 시리즈 레귤레이터의 경우에는 부하에 전류를 공급만 하면 되는 반면에, 본 발명에서는 출력전류(i_a)를 부하(40)에 공급하는 기능 이외에 전류(-i_a)를 흡수하는 기능이 필요하기 때문이다.

그리고 본 발명에서는, 상기 스위칭 레귤레이터(20)의 인덕터(L1)에 의해서 유발되는 리플 전류를 신속히 흡수하기 위해서는 상기 시리즈 레귤레이터(10)의 밴드 폭은 가능한 한 넓게 해야 한다. 덧붙여, 시리즈

레귤레이터(10)와 스위칭 레귤레이터(20)는 부하(40)의 저항(R4)에 상호 병렬로 결선되는데, 어렵다 할지라도, 상기 시리즈 레귤레이터(10)는 전압원이며 상기 스위칭 레귤레이터(20)는 전류원으로 문제지 않다.

이제, 도 3를 참조하여, 부하로 사용되는 저항(R4)에 흐르는 전류(i_o)에 대해 정량적인 설명을 하면 다음과 같다.

부하 전류(i_o)는 시리즈 레귤레이터(10)에서 공급하는 전류(i_a)와 스위칭 레귤레이터(20)에서 공급하는 전류(i_d)의 합에 해당한다. 이를 수식으로 정리하면 아래의 식 4가 된다.

$$i_o = i_a + i_d$$

그런데, 시리즈 레귤레이터(10)는 스위칭 레귤레이터(20)에 비하여 효율이 상당히 낮기 때문에, 좋은 효율을 보장하기 위해서는 가능한 전류 i_a 는 줄이고 전류 i_d 는 늘릴 필요가 있다. 즉, 따라서, i_a 가 i_o 보다 충분히 커야 한다. 즉, 다음과 같은 관계가 되어야 한다.

$$i_d = k i_a \quad (\text{단, } k \gg 1)$$

여기서, 변수 k 는 i_o 에 대한 i_d 의 비율 즉 전류 증폭률로서, 청부한 도 3에서 감지 수단(30)을 이루고 있는 센싱 저항(R_S)과, 비교기, 수단(21)의 비교기(U2)의 출력의 상승 및 하강속도를 결정하는 저항(R6), 그리고 커패시터(C2)의 값을 변경하여 조정할 수 있다.

실현한 결과에 의하면, 상기 변수 k 의 크기는 대략 수 내지 수십정도가 된다. 상기 변수 k 의 값을 수십 정도인 경우에, 상기 식 4와 식 5로부터 근사화된 아래의 식 6을 얻을 수 있다.

$$i_o = i_a + i_d = i_a + k i_a \approx k i_a = i_d$$

정상상태의 경우에는, 부하(40)에 요구되는 전류(i_o)의 대부분의 전류(i_d)를 효율 좋은 상기 스위칭 레귤레이터(20)가 공급하기 때문에 효율이 좋으며, 또한 부하의 변동시에만 상기 시리즈 레귤레이터(10)가 리플 전류(i_a)의 형태로 신속히 전류를 공급하기 때문에 평활능력이 우수하다. 상기 수학적 6에는 이러한 물리적인 의미가 내포되어 있다.

이하, 본 발명에 따른 혼합형 레귤레이터의 동작을 정성적으로 설명한다.

외부로부터 전원(V_{in})이 공급되면, 기준전압 생성회로(11)에 의해서 기준전압(V_{ref})이 생성된다. 이 기준전압(V_{ref})은 연산 증폭기(U1)의 비반전 데이터 입력단자(+)에 입력된다. 그리고, 연산 증폭기(U1)의 반전 데이터 입력단자(-)에 입력되는 전압은, 초기 상태에 부하(40)에 나타나는 초기상태의 출력전압은 영(zero)이므로 부재한 수단(14)에 의하여, 영(zero)이다.

따라서, 상기 연산 증폭기(U1)의 출력 전압의 레벨은 영보다 큰 전압이 되고, 이 출력 전압은 베이스 드라이버(12)를 경유하여, 출력단(13)을 구성하는 제 1 트랜지스터(Q1)의 베이스에 입력되어 이를 도통(턴온)시킨다. 그 결과로 감지 수단(30)의 저항(R_S)에는 i_a 가 흐르므로 양의 전압이 생성된다. 즉, 부하(40)측에 연결되어 있는 일측의 전압은, 상기 제 1 트랜지스터(Q1)에 연결되어 있는 일단에 비하여 낮은 전압을 띄게 된다.

따라서, 상기 감지 수단(30)의 양단의 전압이 각각 입력되는 상기 비교기 수단(21)의 출력은 로우(low)가 된다. 상기 비교기의 출력전압이 로우 상태이므로, 게이트 드라이버를 구성하는 제 4 트랜지스터(Q4)는 턴오프 동작하며 제 5 트랜지스터(Q5)는 턴온 동작하게 된다. 상기 Q5의 턴온 동작에 따라, 출력단 회로의 MOS 트랜지스터(Q₃)는 턴온 동작한다. 즉, 게이트 드라이버(22)의 출력은 로우가 되어서, 출력단 회로(23)의 출력은 하이(high)가 된다.

상기 Q₃의 턴온 동작에 따라 외부 전원(V_{in})의 전압 즉, 하이 전압은 평활회로(24)의 인덕터(L1)를 통해 전류로 변환되므로서 전류 i_d 가 된다. 최종적으로 부하(40)에 흐르는 전류 i_o 는 i_d 와 i_a 의 합이 된다.

부하에 흐르는 전류에 대응하는 출력전압은, 전술한 부재한 수단(14)에 의하여 지속적으로 감지되어 즉, 저항 R2와 R3에 의하여 분압되어, 상기 연산 증폭기(U1)의 (-)단자에 입력된다. 이에 따라, 상기 연산 증폭기(U1)는 (+)단자에 입력되는 기준전압(V_{ref})보다 상기 (-)단자에 입력되는 전압의 크기가 더 작은 경우에는 전류 i_a 및 i_d 가 계속 부하 저항으로 인입된다.

그러나, 전류 i_d 가 i_o 보다 커지게 되는 순간부터는, i_d 의 과잉 전류분은 음의 방향의 i_a 즉, $-i_a$ 가 되고, 이 전류는 상기 출력단(14)의 부가된 트랜지스터(Qa)의 동작에 의하여 접지로 흡수되게 된다. 이때, 상기 감지 수단(30)의 센싱저항(R_S)의 양단에는 음의 전압이 형성되어, 상기 비교기 수단(21)으로의

입력 전압이 반전한다.

그 결과, 스위칭, 레귤레이터(20)의 출력단 회로(23)는 오프가 되므로, 상기 인덕터(L1)를 경유하여 흐르는 전류 i_L 는 감소한다. 전류 i_L 가 감소하면, 신속히 전류 i_L 가 증가하여 i_L 의 감소량을 재빨리 응답한다. i_L 가 어느 정도 이상으로 증가하면, 상기 센싱 저항(R_s)에 다시 양의 전압이 생성된다. 이에 따라서 i_L 는 다시 증가한다.

이상과 같은 작동은 반복하므로써, 인덕터(L1)를 경유하여 공급되는 전류(i_L)의 파형은 큰 직류 전류에 작은 리플 전류가 실린 형태가 되고, 센싱 저항(R_s)을 경유하여 공급되는 전류(i_s)의 파형은 작은 리플 전류의 형태가 된다. 결국 근본적으로 밴드 폭이 넓은 시리즈 레귤레이터(10)가 스위칭 레귤레이터(20)의 리플 성분을 제거하므로써, 양질의 출력 전류(i_o)를 생성하는 셈이 된다. 바로 이 성질에 기인하여 펄싱 능력이 매우 개선되는 것이다.

다음에는 본 발명의 구현에 이용되는 주요 부품의 소자값 범위에 대하여 살펴본다 다음과 같다.

첫째, 상기 센싱 저항(R_s)의 저항값은 너무 커도 또는 너무 작아도 안 된다. 왜냐하면, 저항값이 크면 그 센싱 감도가 증가하여 스위칭 레귤레이터(20)에게는 유리하지만, 시리즈 레귤레이터(10) 측면에서 보면 센싱 저항은 부하(R_L)와 직렬로 매개되는 형태는 취하고 있기 때문에 너무 크면 시리즈 레귤레이터(10)로부터 부하(40)에 전달되는 전력이 감소하는 문제가 생긴다. 한편, 그렇다고 작게 하면, 센싱된 전압에 노이즈 전압의 영향이 미치게 되므로 너무 작게도 할 수 없다. 결국, 부하(40)에 따라서 가변할 수 있는 범위가 결정되었지만, 본 발명에서는 0.01~10 오옴(Ω)이 바람직하다.

둘째, 인덕터(L1)도 너무 작아도 너무 커도 안 된다. 스위칭 주파수가 증가할수록 인덕터값 값을 작게 해줄 수 있다. 그러나, 인덕터값의 수치가 너무 작으면, 큰 전류가 급격히 많이 흐르므로 출력단 회로(23)의 MOS 트랜지스터(Q_L)가 소손될 수 있는 문제가 있다. 반대로 인덕터값의 수치가 너무 크면, 가령 무한대이면, 시리즈 레귤레이터(20)가 없는 것과 마찬가지가 된다. 결국 본 발명에서는 10~1000 마이크로-헨리(μ H)의 범위가 바람직하다.

셋째, 본 발명의 경우에는 펄싱 능력이 우수한 독립전압원인 시리즈 레귤레이터(10)가 종속전류원인 스위칭 레귤레이터(20)와 병렬된 구조를 취하고 있기 때문에 펄싱 회로(23)의 커패시터(C1)는 수 십 나노-패럿(nF)-수 백 nF 정도를 부가함이 바람직하다.

이와, 본 발명에 따라 실제로 제작된 혼합형 레귤레이터에 대한 실험의 결과를, 첨부한 도 4a 내지 도 4d를 통하여 살펴본다.

실험시, 외부 공급전압은 +12V DC를 사용하고, 원고자 하는 출력 전압은 통상 쉽게 접할 수 있는 +5V DC로 하였다. 부하로서는 경부하(light load)인 경우에는 75 Ω 이고, 중부하(heavy load)인 경우에는 5 Ω 를 75 Ω 에 병렬로 추가하여 걸선하였다. 그리고, 부하 변동에 따른 출력 전압의 변동 및 이 때의 시리즈 레귤레이터(10)와 스위칭 레귤레이터(20)가 공급하는 전류의 양을 관찰하기 위해서, 의도적으로 부하 변동을 유발시켰다.

즉, 75 Ω 의 부하를 평평한 출력이 나오는 단자에 상사로 붙여두고, 75 Ω 의 부하에 병렬로 5 Ω 의 부하를 부가하며, 상기 두 부하 사이에는 소정의 스위치를 배치한 뒤에 수동으로 상기 스위치를 온(on) 및 오프(off)하여, 부하 변동들을 연출하였다.

도 4a 내지 도 4d에 나타나 있는 물리량들은, 혼합형 레귤레이터의 출력전압(V_o)과, 제 1 인덕터(L1)의 인가전압(V_L)과, 스위칭 레귤레이터(20)가 공급하는 전류(i_L), 및 시리즈 레귤레이터(10)가 공급하는 전류(i_s)이다. 도 4a와 도 4b는 경부하(R_L 가 75 Ω)시의 출력 파형의 실 측결과를 나타내고, 도 4c와 도 4d는 중부하(75 Ω 과 5 Ω 의 병렬상태) 시 출력의 실측 파형도를 나타내고 있다. 한편, 도 4b와 도 4d의 가장 왼쪽의 파형은 출력전압의 리플전압 성분만 확대하여 측정한 파형이다.

도 4a 내지 도 4d부터 출력이 잘 평평되고 있음을 알 수 있다. +5V의 평평한 출력 전압을 얻는 데에 있어서, 도 4b 및 4d를 보면, 경부하 시의 출력의 리플은 약 30 mVp(0.5%의 리플, 리플/출력)가 존재하며, 중부하에서는 약 20 mVp(0.4%)의 리플 전압이 존재하고 있다.

도 4a를 보면(경부하 시), 부하에 흐르는 전류(약 70 mA)의 대부분의 전류가 스위칭 레귤레이터에서 공급되고, 리플 전류만이 시리즈 레귤레이터에서 공급됨을 알 수 있다. 또한 도 4c에서(중부하 시) 부하에 흐르는 전류(약 1 A)의 대부분의 전류가 스위칭 레귤레이터에서 공급됨을 알 수 있다.

다음으로 도 5a와 도 5b는, 부하변동시 출력전압에 발생하는 리플 전압과, 이 때에 각 레귤레이터가 공급하는 전류를 오실로스코프의 노드노드에서 측정한 결과이다.

도 5a와 도 5b에 도시되어 있는 바와 같이, 부하가 변동됨에도 불구하고 출력 전압에는 리플이 거의 관찰되고 있지 않다. 부하변동이 발생되는 경우, 부족하게 공급되거나 혹은 과다하게 스위칭 레귤레이터(20)가 공급하는 전류(i_L)를 시리즈 레귤레이터(10)가 신속히 보충 또는 흡수하고 있음을 볼 수 있다.

실험에서의 전력변환 효율에 관하여 살펴보면 다음과 같다. 외부 전원 +12V, 출력 전압 +5V, 부하(75 Ω 과 5 Ω 의 병렬)에 있어서, 외부에서 공급되는 전류와 부하에 흐르는 전류를 측정하였다. 외부 공급 전류는 약 0.65 암페어(A), 부하에 흐르는 전류는 약 1.1 A로 나타났다. 전술한 수치의 3를 적용하여 계산하면, 약 70%의 효율이 얻어진 셈이다. 본 발명에 따른 레귤레이터의 효율은 기존의 스위칭 레귤레이터와 비슷한 수준으로 나타난 것이다.

발명의 효과

상기와 같이 동작하는 본 발명에 따른 혼합형 레귤레이터는, 실험 결과에서 볼 수 있듯이, 부하변동이 있

는 경우에도 리플현상이 없는 즉 우수한 평활능력(종래의 시리즈 레귤레이터의 장점)과 함께 고효율의 전력 변환 능력(종래의 스위칭 레귤레이터의 장점)을 갖는다.

본 발명에 대한 비슷한 기술적인 개념은 종속기에 관한 본 발명자의 선행 특허인 대한민국 출원번호 97-5529에서 보다 상세히 기술된 바가 있으므로, 당업자라면 본 발명을 쉽게 실시할 수 있을 것이다.

(57) 청구의 범위

청구항 1

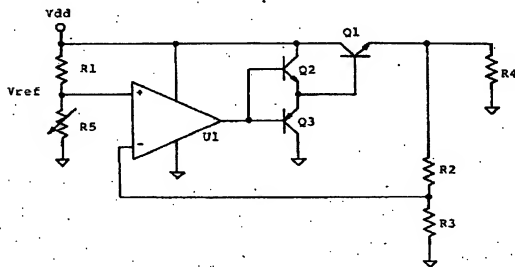
독립 전압원으로서의 시리즈 레귤레이터(10)와, 증속 전류원으로서의 스위칭 레귤레이터(20)를 부하(40)에 상호 병렬로 접속하고 있는 혼합형 레귤레이터에 있어서: 상기 스위칭 레귤레이터(20)에 의해 높은 전력변환 효율로 많은 전류(id)가 공급될 때에 그 리플이 없도록 상기 시리즈 레귤레이터(10)에 의해 소정의 작은 전류(ia)가 공급되거나 또는 흡수되도록 하며: 상기 시리즈 레귤레이터(10)가 동작 상태에 따라 공급하거나 또는 흡수하는 작은 전류(ia)를 감지하여서 상기 스위칭 레귤레이터(20)로 하여금 큰 전류(id)를 공급하도록 하기 위한 감지전압을 생성하기 위해 상기 시리즈 레귤레이터(10)의 출력단과 부하(40) 사이에 연결되는 센싱 저항(RC)으로 이루어지는 감지 수단(30)을 구비하되: 상기 시리즈 레귤레이터(10)는 외부 정전압을 상기 감지 수단(30)측에 공급하거나 상기 감지 수단으로부터의 전압을 집지로 도통시키는 출력단(13)과, 부하(40)측에 걸리는 전압을 입력받아서 전체 시스템의 이득을 결정하도록 분압하여 출력하는 부캐환 수단(14)과, 외부로부터 유입되는 정전압을 분압하여 기준전압(Vref)을 생성하는 기준전압 생성수단(11)과, 상기 기준전압 생성수단(11)의 출력전압과 상기 부캐환 수단(14)의 출력전압을 입력받는 연산 증폭기(U1)와, 상기 연산 증폭기(U1)의 출력전압을 입력받아서 상기 출력단(13)의 동작을 제어하는 베이스 드라이버(12)로 구성되고: 상기 출력단(13)은 피형(NPN) 트랜지스터(Q1)와 엔형(PNP) 트랜지스터(Qa)로 이루어지며, 상기 피형 트랜지스터(Q1)는 그 베이스 단자로는 상기 베이스 드라이버(12)의 출력전압을 입력받고, 그 콜렉터 단자에는 외부 정전압을 그 에미터 단자는 상기 감지 수단(30)을 연결하며, 상기 엔형 트랜지스터(Qa)는 그 베이스 단자는 상기 베이스 드라이버(12)의 출력전압을 입력받고, 그 에미터 단자에는 상기 감지 수단(30)을 연결하고 그 콜렉터 단자는 접지되어 있는 것을 특징으로 하는 혼합형 레귤레이터.

청구항 2

독립 전압원으로서의 시리즈 레귤레이터(10)와, 증속 전류원으로서의 스위칭 레귤레이터(20)를 부하(40)에 상호 병렬로 접속하고 있는 혼합형 레귤레이터에 있어서: 상기 스위칭 레귤레이터(20)에 의해 높은 전력변환 효율로 많은 전류(id)가 공급될 때에 그 리플이 없도록 상기 시리즈 레귤레이터(10)에 의해 소정의 작은 전류(ia)가 공급되거나 또는 흡수되도록 하며: 상기 시리즈 레귤레이터(10)가 동작 상태에 따라 공급하거나 또는 흡수하는 작은 전류(ia)를 감지하여서 상기 스위칭 레귤레이터(20)로 하여금 큰 전류(id)를 공급하도록 하기 위한 감지전압을 생성하기 위해 상기 시리즈 레귤레이터(10)의 출력단과 부하(40) 사이에 연결되는 센싱 저항(RC)으로 이루어지는 감지 수단(30)을 구비하되: 상기 스위칭 레귤레이터(20)는 상기 감지 수단(30)의 양단에 걸리는 전압을 입력받는 비교기(U2)를 포함하는 비교기 수단(21)과, 상기 비교기 수단(21)에서 출력되는 전압을 입력받는 게이트 드라이버(22)와, 상기 게이트 드라이버(22)의 출력전압을 제어전압으로 입력받아서 외부 정전압 전류의 공급을 스위칭하는 출력단 회로(23)와, 상기 출력단 회로(23)에서 출력되는 전류를 평활하여 부하(40)측에 공급하는 평활회로(24)로 구성되며: 상기 평활회로(24)는 10 마이크로-헨리(μH) - 1000 μH 의 범위의 인덕터(L1)를 포함하여 구성되며, 상기 인덕터(L1)의 일단에는 상기 출력단 회로(23)의 출력단이 연결되고 그 타단에는 상기 부하(40)측이 연결되는 것을 특징으로 하는 혼합형 레귤레이터.

도면

도면1



도면 4a

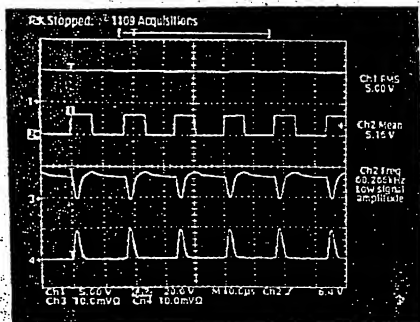
경부하시(75 Ω)

Vo (5V/div)

VL (20V/div)

id (0.1A/div)

ia (0.1A/div)



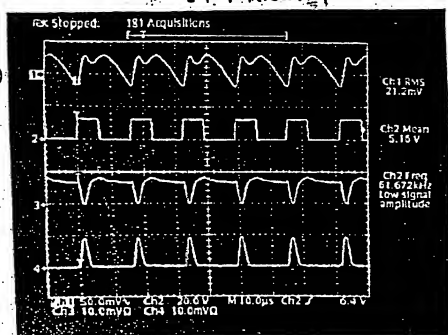
도면 4b

경부하시(75 Ω)Vo (50mV/div)
ripple

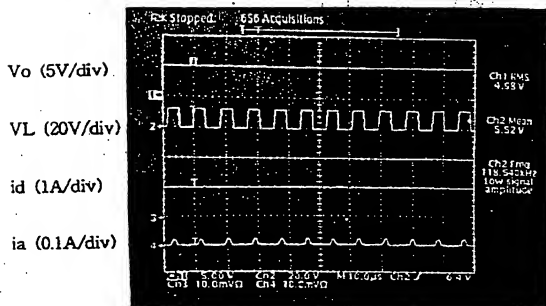
VL (20V/div)

id (0.1A/div)

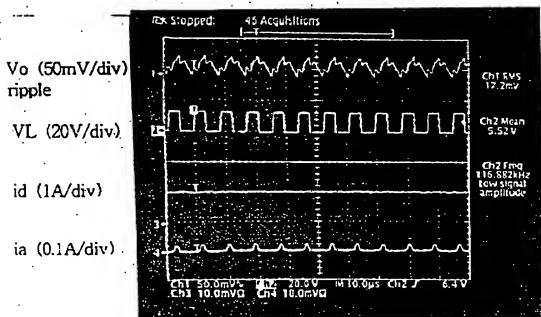
ia (0.1A/div)



도면4c

중부하시(5 Ω 과 75 Ω 병렬)

도면4d

중부하시(5 Ω 과 75 Ω 병렬)

도면 5a

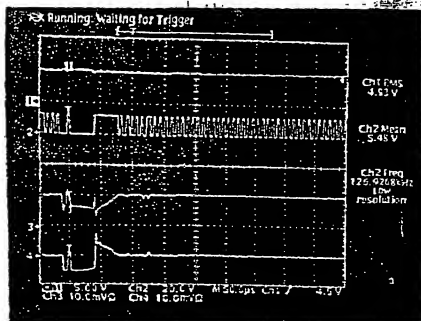
부하변동시

Vo (5V/div)

VL (20V/div)

id (1A/div)

ia (1A/div)



도면 5b

부하변동시

Vo (5V/div)

VL (20V/div)

id (1A/div)

ia (1A/div)

